

Esercizio Laboratorio Progetto Diretto

Si vuole progettare un regolatore digitale per il sistema con funzione di trasferimento $G(s)$ definita nella forma:

$$G(s) = \frac{0.2}{(1+s)(1+0.2s)}$$

adottando un tempo di campionamento che appare adeguato di $T = 0.1s$. Usando il *progetto diretto del regolatore* a tempo discreto ed il luogo della radici a tempo discreto, si progetti il regolatore digitale $R(z)$ nella forma:

$$R(z) = K \frac{z - z_0}{z - z_p}$$

in modo che la risposta al gradino di riferimento per il sistema controllato a tempo discreto rispetti le seguenti specifiche:

1. errore a regime nullo;
2. tempo di assestamento $T_a \leq 2.5s$;
3. sovralongazione percentuale $S\% \leq 5\%$ ($\delta \geq 0.69$)

Si scelga quindi z_p in modo da avere errore a regime nullo, mentre il valore di z_0 tale da cancellare il polo più lento di $G(z)$, con $G(z)$ equivalente a tempo discreto di $G(s)$ secondo il metodo di discretizzazione dell'hold equivalence (HE). In questo modo, $G(z)$ è la funzione di trasferimento digitale ottenuta da $G(s)$ attraverso il dispositivo di tenuta di ordine zero.

Si determini quindi il valore di K mediante l'analisi del luogo delle radici del sistema a tempo discreto $R(z)G(z)$.